

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-307774

(43)Date of publication of application : 22.11.1996

(51)Int.Cl.

H04N 5/335

(21)Application number : 07-114334

(71)Applicant : NEC CORP

(22)Date of filing : 12.05.1995

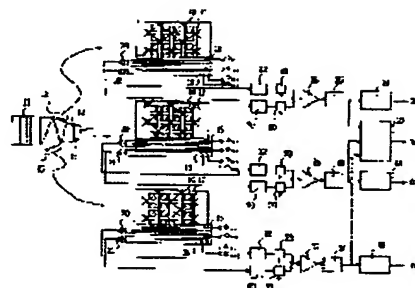
(72)Inventor : DAIHO MASAHIRO

## (54) COLOR CAMERA

### (57)Abstract:

**PURPOSE:** To provide a color camera in which the degradation of horizontal resolution is reduced even if high sensitivity by the addition of a picture element is performed.

**CONSTITUTION:** A color camera is composed so that an electric charge coupling element 12 or 14 having the horizontal shift register of a dual channel reading structure may be driven so as to shift the combination of two picture elements to be added in a horizontal direction to the part corresponding to a picture element period by a G channel, a R channel and a B channel, for instance, and a luminance matrix circuit 27 may synthesize a luminance signal in a shape complementing each signal in which the sampling point obtained as the driving result is deviated. Thus, the luminance signal is made a wide band. As a result, the degradation of the horizontal resolution generated by the high sensitivity for which a horizontal picture element addition mode is utilized can be suppressed.



## LEGAL STATUS

[Date of request for examination] 12.05.1995

[Date of sending the examiner's decision of rejection] 09.06.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-307774

(43) 公開日 平成8年(1996)11月22日

(51) Int.Cl.<sup>8</sup>

H 0 4 N 5/335

識別記号

庁内整理番号

F I

H 0 4 N 5/335

技術表示箇所

P

F

審査請求 有 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願平7-114334

(22) 出願日 平成7年(1995)5月12日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 大保 雅浩

東京都港区芝五丁目7番1号 日本電気株式会社内

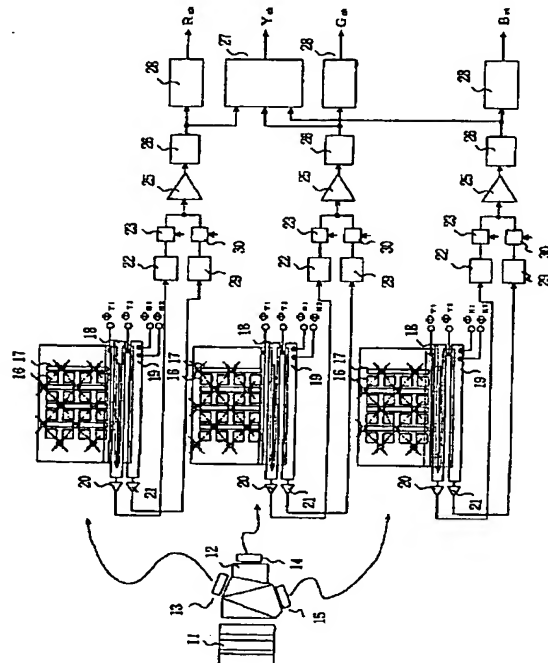
(74) 代理人 弁理士 山内 梅雄

(54) 【発明の名称】 カラーカメラ

(57) 【要約】

【目的】 画素加算による高感度化を行っても、水平解像度の劣化が少ないカラーカメラを提供する。

【構成】 デュアルチャネル読み出し構造の水平シフトレジスタを有する電荷結合素子12ないし14を、水平方向で加算される2画素の組み合わせが、たとえば、Gチャネルと、RチャネルおよびBチャネルで1画素周期分シフトするように駆動され、その駆動結果として得られるサンプリング点がずれた各信号を相補する形で、輝度マトリックス回路27が輝度信号を合成するようにカラーカメラを構成する。これにより、輝度信号が広帯域化されることになり、その結果として、水平画素加算モードを利用した高感度化によって生ずる水平解像度の劣化が抑制できることになる。



## 【特許請求の範囲】

【請求項 1】 マトリックス状に配置された複数の光電変換素子と、これら複数の光電変換素子の信号電荷を 1 ラインごと読み出すための信号電荷の転送が 2 種の転送電極を交互にオン・オフすることによって行われる第 1 水平シフトレジスタおよび第 2 水平シフトレジスタと、これら第 1 水平シフトレジスタおよび第 2 水平シフトレジスタの間に設けられた第 1 水平シフトレジスタ上の信号電荷を第 2 水平シフトレジスタ上に転送させるためのトランスファ電極と、前記第 1 水平シフトレジスタ上の信号電荷を出力する第 1 出力回路と、前記第 2 水平シフトレジスタ上の信号電荷を出力する第 2 出力回路とを、それぞれ備えた 3 つの電荷結合素子と、電気信号に変換すべき光情報を分光するとともに、色成分ごとに分光された光情報をそれぞれ前記電荷結合素子上に結像させるプリズムと、前記 3 つの電荷結合素子のうちの 1 つまたは 2 つの電荷結合素子内のトランスファ電極をオフ状態にして、前記第 1 水平シフトレジスタ上に前記光電変換素子の信号電荷を読み出すとともに、第 1 水平シフトレジスタ上で混合し、混合した信号電荷を前記 2 種の転送電極を所定の順番でオン・オフすることにより、第 1 水平シフトレジスタ上で転送させる第 1 駆動手段と、この第 1 駆動手段による駆動が行われていない前記 3 つの電荷結合素子のうちの残りの電荷結合素子内のトランスファ電極をオフ状態にして、対応する第 1 水平シフトレジスタ上に前記光電変換素子の信号電荷を読み出すとともに、読み出した信号電荷を第 1 水平シフトレジスタ上で混合し、前記 2 種の転送電極を第 1 駆動手段における前記所定の順番とは逆の順番でオン・オフすることにより、混合した信号電荷を第 1 水平シフトレジスタ上で転送させる第 2 駆動手段と、前記第 1 駆動手段および第 2 駆動手段の動作によって前記各電荷結合素子の各第 1 出力回路から出力されることになる信号をそれぞれ所定の周期でサンプリングしてサンプリング結果を出力する 3 つの信号処理手段と、これら各信号処理手段の 3 つのサンプリング結果を用いて輝度信号を生成する輝度信号生成手段とを具備することを特徴とするカラーカメラ。

【請求項 2】 前記信号処理手段が、第 1 出力手段の出力の雑音除去を行う第 1 標本化回路と、第 2 出力手段の出力の雑音除去を行う第 2 標本化回路と、前記第 1 標本化回路の出力のサンプリングを行う第 1 サンプリング回路と、前記第 2 標本化回路の出力のサンプリングを行う第 2 サンプリング回路と、第 1 サンプリング回路および第 2 サンプリング回路の出力を混合するバッファ回路と、このバッファ回路の出力を増幅する利得制御アンプと、この利得制御アンプに接続されたバッファアンプとを備えた回路を、前記第 1 サンプリング回路によるサンプリングだけが前記所定の周期で行われるように制御し

たものであることを特徴とする請求項 1 記載のカラーカメラ。

【請求項 3】 前記各利得制御アンプが、各電荷結合素子の出力のホワイトバランスをとるものであることを特徴とする請求項 2 記載のカラーカメラ。

【請求項 4】 前記第 2 駆動手段が、前記第 1 駆動手段が 2 種の転送電極のオン・オフするときに用いる信号と同じ信号を、所定のタイミングで反転させた信号によって 2 種の転送電極のオン・オフを行うものであることを特徴とする請求項 1 ないし請求項 3 記載のカラーカメラ。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、カラーカメラに係わり、特に、電荷結合素子を用いたカラーカメラに関する。

【0002】

【従来の技術】近年、高画質化を図るために、電荷結合素子（以下、CCDと略記する。）の多画素化が進み、ハイビジョンなどの高精細度テレビジョン方式では、200万画素以上の高精細度CCDが実現されている。また、さらに、高精細度のCCDの開発も進められており、この開発の過程で、パターンの高密度化、クロックレートの高速化が強いられており、また、単位画素当たりの感度が低下するといった問題が生じている。

【0003】パターンの高密度化、クロックレートの高速化の対応策として提案された技術に、2重チャネル読み出し構造がある。これは、同一構造の水平シフトレジスタをトランスファ電極を挟んで2本並列に配置し、垂直シフトレジスタからの信号電荷を並行して読み出し、1画素おきに上下の水平シフトレジスタに振り分けるものであり、この構造によれば、パターンルールが緩和でき、水平クロックレートを半減することができる。

【0004】また、この2重読み出しシフトレジスタを利用して、感度向上を図る駆動方法も考えられる。それは、2本の水平シフトレジスタの間に配置されたトランスファ電極をオフ状態にして、水平方向に隣接する画素の信号電荷を、2本の水平シフトレジスタへ振り分けて、上側の第1チャネルの水平シフトレジスタ上で混合させるといった方法である。このように、信号振り分け時に、水平方向に隣接する画素の信号電荷を加算することによって、信号振幅は増大し、等価的に感度を向上させることが出来ることになる。しかし、この駆動方法では、感度が向上する一方で、水平方向の解像度が劣化するという問題がある。

【0005】以下、図11を用いて、2重読み出しシフトレジスタの利用方法を更に具体的に説明する。なお、図11は、従来の、2重読み出し水平シフトレジスタを有するCCDを用いた3板式カラーカメラの概略構成を示したものであり、まず、この図を用いて、通常の動作

を説明する。

【0006】この3板式カラーカメラでは、光学レンズ11を介して入力された光は、プリズム12によって、R、G、Bの3原色に分光され、それぞれの色成分に対応したCCD13、14、15上に結像される。そして、それぞれのCCD内の、フォトダイオード16によって光電変換された信号電荷は、垂直シフトレジスタ17に読み出され、さらに垂直方向に転送され、2本並列に配置された水平シフトレジスタ18、19に振り分けられる。以下、上側の水平シフトレジスタ18を第1チャンネル、下側のシフトレジスタ19を第2チャンネルと呼ぶことにする。

【0007】水平シフトレジスタ18、19に振り分けられた信号電荷は、水平方向に転送され、それぞれ、出力アンプ20、21を介して出力される。出力アンプ20、21から出力された信号は、それぞれ、雑音除去回路を含む標本化回路22、29に入力され、雑音除去が行われる。そして、2チャンネルの標本化回路22、29の出力信号に対して、それぞれ、後段のサンプリング回路23、24において有効信号のサンプリングが行われる。この際、各チャンネルの有効信号成分の位相は、互いに180°ずれており、2チャンネルの有効信号成分は、180°位相のずれたサンプリングパルスで交互にサンプリングされ、バッファ回路25を介して、連続信号に変換される。そして、その連続信号は、利得制御アンプ26およびバッファアンプ28によって増幅されて出力される。

【0008】次に、図12を用いて、水平シフトレジスタにおける、通常動作時の信号振り分け動作を説明する。なお、この図は、フィールド蓄積モードにおける信号振り分け動作を模式的に示したものであり、(a)は、信号電荷が転送される様子を2次元的に示した図であり、(b)は、信号電荷が転送される様子を、各電極の駆動状態との関係で示した図である。

【0009】水平シフトレジスタにおける信号振り分け動作を説明する前に、まず、垂直シフトレジスタにおける転送過程の概要を説明する。

【0010】フィールド蓄積モードでは、第1フィールドにフォトダイオード16で光電変換された信号電荷は、まず、偶数ライン（あるいは奇数ライン）に当たる画素の電荷が垂直シフトレジスタ17に読み出され、続いて、奇数ライン（あるいは偶数ライン）に当たる画素の電荷が読み出され、両方の信号電荷は、垂直シフトレジスタ17を転送される過程で混合される。

【0011】第2フィールドでは、まず、奇数ライン（あるいは偶数ライン）に当たる画素の電荷が垂直シフトレジスタ17に読み出され、続いて、偶数ライン（あるいは奇数ライン）に当たる画素の電荷が読み出され、両方の信号電荷は、垂直シフトレジスタ17を転送される過程で混合される。

【0012】すなわち、フィールド蓄積モードでは、上下方向に隣接する画素が、フィールド毎に組み合わせを変えながら垂直シフトレジスタ17を転送される過程で混合される。

【0013】次に、図12を参照して、垂直シフトレジスタから水平シフトレジスタへの振り分け手順を時間経過に従って説明する。

【0014】垂直シフトレジスタ17から転送されてきた信号電荷は、時刻 $t_1$ において、最終電極 $\phi_{v1}$ 下に蓄積される。このうち、偶数列の信号電荷（図では、●で示してある。）は、時刻 $t_2$ に、水平シフトレジスタ18に転送され、時刻 $t_3$ に、水平シフトレジスタ19に転送される。一方、奇数列の信号電荷（□）は、時刻 $t_1$ から $t_4$ の間、水平シフトレジスタ18に留まっている。そして、最後に時刻 $t_5$ において、転送電極 $\phi_{n1}$ がオフされ、上下の水平シフトレジスタ18、19上の信号電荷は、共に、転送電極 $\phi_{n1}$ 下から転送電極 $\phi_{n2}$ に転送される。

【0015】その後、 $\phi_{n1}$ 、 $\phi_{n2}$ が交互にオン、オフされることによって、信号電荷は、水平シフトレジスタ上を出力アンプに向かって転送される。このような一連の動作によって、通常動作において信号電荷が垂直シフトレジスタ17から2本の水平シフトレジスタ18、19に振り分けられる。

【0016】次に、図13を参照して、信号を加算して感度を向上させる動作モードである水平画素加算モードにおける垂直シフトレジスタから水平シフトレジスタへの振り分け手順を時間経過に従って説明する。

【0017】通常動作と同様に、フォトダイオード16で光電変換された信号電荷は、垂直シフトレジスタ17に読み出され、転送の過程で上下に隣接した画素どうしの信号電荷が混合される。また、この混合される画素の組み合わせは、フィールド毎に入れ替わる。そして、垂直シフトレジスタ17から転送されてきた信号電荷は、時刻 $t_1$ において、最終電極 $\phi_{v1}$ 下に蓄積され、時刻 $t_2$ において、偶数列の信号電荷（●）および奇数列の信号電荷（□）は、共に、水平シフトレジスタ18に転送される。時刻 $t_3$ では、 $\phi_{n2}$ は、オフ状態であるので、偶数列の信号電荷は、水平シフトレジスタ19側に転送されず、水平シフトレジスタ18上に留まっている。そして、時刻 $t_4$ において、転送電極 $\phi_{n1}$ より先に転送電極 $\phi_{n2}$ がオフになり、偶数列の信号電荷は、転送電極 $\phi_{n1}$ に転送され、奇数列の信号電荷と混合される。最後に、時刻 $t_5$ において、転送電極 $\phi_{n1}$ はオフされ、隣の転送電極 $\phi_{n2}$ 下に転送される。

【0018】その後、転送電極 $\phi_{n1}$ 、 $\phi_{n2}$ が交互に、オン、オフされ、信号電荷は、水平シフトレジスタ18上を出力アンプに向かって転送される。このような一連の動作によって、水平画素加算モードでは、水平方向に互いに隣接する画素どうしの信号電荷を加算して、等価的

に感度を向上させる。

【0019】次に、図14および図15を用いて、動作モードによるサンプリング過程の違いを説明する。まず、図14を用いて、通常動作モードにおけるサンプリング過程を説明する。

【0020】通常動作モードでは、各CCDからの2チャンネルの出力信号は、それぞれに対応した標本化回路22、29に入力され、内部の演算によって有効信号が抜き出される。このため、標本化回路22、29からは、それぞれ、図14(a)、(c)に示したような信号が得られる。そして、サンプリング回路23、30に、それぞれ、同図(b)、(d)に示したような、互いに位相が180°ずれたサンプリングパルスが印可されることによって、(a)、(c)に示した信号の有効信号成分31が1画素周期32で交互にサンプリングされ、

(e)に示したような連続信号に変換される。

【0021】これに対して水平画素加算モードでは、垂直シフトレジスタ17から転送されてきた信号電荷は、第1チャンネルの水平シフトレジスタ18上を転送される過程で水平方向に隣接する画素同士が混合される。

【0022】したがって、各CCDからの2チャンネルの出力信号が入力される標本化回路22、29からは、それぞれ、図15(a)、(c)に示したような信号が出力される。そして、サンプリング回路23には、同図(b)に示したようなサンプリングパルスが印可され、サンプリング回路29には、(d)に示したように、サンプリングパルスは印可されない。このため、各CCDからの2チャンネルの混合後の信号は、(e)ないし(g)に示したように、第1チャンネルの信号のみを抜き出した、画素周期33が通常動作時の2倍で、かつ、信号振幅34が2倍のものとなる。

【0023】

【発明が解決しようとする課題】このように、デュアルチャンネル読み出し構造の水平シフトレジスタを有するCCDイメージセンサでは、CCD出力信号の出力レベルを増大させることによって、等価的に感度を向上させることができる。しかしながら、この技術では、水平方向に隣接する画素の信号電荷を加算することによって感度を向上させているので、水平方向の解像度が半分に劣化してしまう。

【0024】すなわち、図15に示したように、第2チャンネルの信号成分は“0”であるので、第1チャンネルの信号成分のみをサンプリングすることになる。そして、そのサンプリング周期は、第1チャンネルおよび第2チャンネルの信号を交互にサンプリングする通常動作時における周期の2倍になる。

【0025】そこで、本発明の目的は、画素加算による高感度化を行っても、水平解像度の劣化が少ないカラーカメラを提供することにある。

【0026】

【課題を解決するための手段】請求項1記載の発明は、(イ)マトリックス状に配置された複数の光電変換素子と、これら複数の光電変換素子の信号電荷を1ラインごと読み出すための信号電荷の転送が2種の転送電極を交互にオン・オフすることによって行われる第1水平シフトレジスタおよび第2水平シフトレジスタと、これら第1水平シフトレジスタおよび第2水平シフトレジスタの間に設けられた第1水平シフトレジスタ上の信号電荷を第2水平シフトレジスタ上に転送させるためのトランスファ電極と、第1水平シフトレジスタ上の信号電荷を出力する第1出力回路と、第2水平シフトレジスタ上の信号電荷を出力する第2出力回路とを、それぞれ備えた3つの電荷結合素子と、(ロ)電気信号に変換すべき光情報を分光するとともに、色成分ごとに分光された光情報をそれぞれ電荷結合素子上に結像させるプリズムと、(ハ)3つの電荷結合素子のうちの1つまたは2つの電荷結合素子内のトランスファ電極をオフ状態にして、第1水平シフトレジスタ上に光電変換素子の信号電荷を読み出すとともに、第1水平シフトレジスタ上で混合し、混合した信号電荷を2種の転送電極を所定の順番でオン・オフすることにより、第1水平シフトレジスタ上で転送させる第1駆動手段と、(ニ)この第1駆動手段による駆動が行われていない3つの電荷結合素子のうちの残りの電荷結合素子内のトランスファ電極をオフ状態にして、対応する第1水平シフトレジスタ上に光電変換素子の信号電荷を読み出すとともに、読み出した信号電荷を第1水平シフトレジスタ上で混合し、2種の転送電極を第1駆動手段における所定の順番とは逆の順番でオン・オフすることにより、混合した信号電荷を第1水平シフトレジスタ上で転送させる第2駆動手段と、(ホ)第1駆動手段および第2駆動手段の動作によって各電荷結合素子の各第1出力回路から出力されることになる信号をそれぞれ所定の周期でサンプリングしてサンプリング結果を出力する3つの信号処理手段と、(ヘ)これら各信号処理手段の3つのサンプリング結果を用いて輝度信号を生成する輝度信号生成手段とを具備する。

【0027】すなわち、請求項1記載の発明では、いわゆる、デュアルチャンネル読み出し構造の水平シフトレジスタを有する電荷結合素子を、第1駆動手段および第2駆動手段によって駆動することにより、水平方向で加算される2画素の組み合わせが、たとえば、Gチャンネルと、RチャンネルおよびBチャンネルで1画素周期分シフトするようにする。そして、これらサンプリング点がずれた各信号を相補する形で、輝度信号を合成する。これにより、輝度信号を広帯域化することができるようになり、水平画素加算モードを利用した高感度化で生ずる水平解像度の劣化が抑制できることになる。

【0028】なお、各電荷結合素子に接続される信号処理手段としては、それぞれ、第1出力手段の出力の雑音除去を行う第1標本化回路と、第2出力手段の出力の雑

音除去を行う第2標本化回路と、第1標本化回路の出力のサンプリングを行う第1サンプリング回路と、第2標本化回路の出力のサンプリングを行う第2サンプリング回路と、第1サンプリング回路および第2サンプリング回路の出力を混合するバッファ回路と、このバッファ回路の出力を増幅する利得制御アンプと、この利得制御アンプに接続されたバッファアンプとを備えた回路を、第1サンプリング回路によるサンプリングだけが所定の周期で行われるように制御したものをを用いることができる。また、その際、各利得制御アンプに、各電荷結合素子の出力のホワイトバランスをとらせることが望ましい。

【0029】また、第2駆動手段としては、第1駆動手段が2種の転送電極のオン・オフするときに用いる信号と同じ信号を、所定のタイミングで反転させた信号によって2種の転送電極のオン・オフを行うものを用いることが出来る。

【0030】

【実施例】以下、実施例につき本発明を詳細に説明する。

【0031】図1に、本発明の一実施例による3板式カラーカメラの概略構成を示す。まず、この図を用いて、実施例の3板式カラーカメラの動作の概要を説明する。

【0032】従来の技術と同様に、この3板式カラーカメラでは、光学情報は、光学レンズ11およびプリズム12を介して各成分に対応づけられたCCD13~15上に結合される。各CCDにおいて、フォトダイオード16で光電変換された信号電荷は、垂直シフトレジスタ17に読み出され、垂直シフトレジスタ17上を垂直方向に転送され、通常モードでは、2本のシフトレジスタ18、19に振り分けられる。

【0033】しかし、高感度化のために設定された水平画素加算モードでは、2本の水平シフトレジスタ18、19の間に配置されたトランスファ電極 $\phi_{T2}$ がオフ状態に設定され、上部に位置する水平シフトレジスタ18から下部の水平シフトレジスタ19への信号電荷の転送は行われず、隣接する2画素分の信号電荷は、水平シフトレジスタ18上で転送される過程で混合される。このとき、加算する2画素の組み合わせは、水平シフトレジスタ18の駆動を変えることによって、シフトすることが出来る。

【0034】そして、混合された信号電荷は、水平シフトレジスタ18上を転送され、出力アンプ20を介して出力される。一方、下部の水平シフトレジスタ19上は、電荷は転送されないで、出力アンプ21からはゼロレベルの信号が出力される。出力アンプ20、21の出力は、それぞれ、後段の、雑音除去回路を含む標本化回路22、29に入力され、雑音成分が除去される。

【0035】水平画素加算モードでは、第2チャンネルのサンプリング回路30は、オフ状態に設定され、第1チ

ャネルのサンプリング回路23の出力信号だけが、次のバッファ回路25に出力される。そして、各色信号のバッファ回路25の出力信号は、それぞれ、利得制御アンプ26とバッファアンプ28を介して、“Rch”、“Gch”、“Bch”として出力される。また、各色成分の利得制御アンプ26からの3種の出力信号は、輝度マトリックス回路27に入力されており、輝度マトリックス回路27において、輝度信号成分が合成される。

【0036】次に、図2を用いて、フィールド蓄積モードにおいて、上部の水平シフトレジスタ18上で隣接する2画素の信号電荷が混合される過程の説明を行う。なお、この図は、フィールド蓄積モードにおける信号振り分け動作を模式的に示したものであり、(a)は、信号電荷が転送される様子を2次元的に示した図であり、

(b)は、信号電荷が転送される様子を、各電極の駆動状態との関係で示した図である。

【0037】通常の加算モードでは、フォトダイオード16で光電変換された信号電荷は、垂直シフトレジスタ17に読み出され、転送の過程で上下に隣接した画素どうしの信号電荷が混合される。フィールド蓄積モードでは、この混合される画素の組み合わせは、フィールド毎に入れ替わる。そして、垂直シフトレジスタ17から転送されてきた信号電荷は、時刻 $t_1$ において最終電極 $\phi_{V1}$ に蓄積される。

【0038】そして、時刻 $t_2$ において、偶数列の垂直シフトレジスタの信号電荷(図では、●で示してある)、および奇数列の垂直シフトレジスタの信号電荷(□)は、共に、水平シフトレジスタ18に転送される。時刻 $t_3$ では、トランスファ電極 $\phi_{T2}$ は、オフ状態であるので、偶数列の信号電荷は、水平シフトレジスタ19側に転送されず、水平シフトレジスタ18上に留まっている。

【0039】そして、時刻 $t_4$ において、転送電極 $\phi_{H2}$ がオフになり、偶数列の信号電荷は、転送電極 $\phi_{H1}$ に転送され、奇数列の信号電荷と混合される。最後に時刻 $t_5$ において、転送電極 $\phi_{H1}$ がオフされ、混合された信号電荷は、隣の転送電極 $\phi_{H2}$ 下に転送される。その後、 $\phi_{H1}$ 、 $\phi_{H2}$ が交互にオン、オフされ、信号電荷は、水平シフトレジスタ18上を出力アンプ20に向かって転送される。

【0040】次に、図3を用いて、水平方向に加算する2画素の組み合わせをシフトする場合の駆動手順を説明する。

【0041】本駆動モードにおいても、フォトダイオード16で光電変換された信号電荷が垂直シフトレジスタ17上を転送され、時刻 $t_1$ において、最終電極 $\phi_{V1}$ に蓄積される。そして、時刻 $t_2$ において、偶数列の垂直シフトレジスタの信号電荷(●)および奇数列の垂直シフトレジスタの信号電荷(□)は、共に、水平シフトレジスタ18に転送される。時刻 $t_3$ では、トランスフ

10

20

30

40

50

α電極Φ<sub>12</sub>は、オフ状態であるので、偶数列の信号電荷は、水平シフトレジスタ19側に転送されず、水平シフトレジスタ18上に留まっている。

【0042】時刻t<sub>1</sub>において、通常転送モードでは、転送電極Φ<sub>11</sub>はオン、転送電極Φ<sub>12</sub>がオフ状態に設定されるが、このモードでは、(b)に示してあるように、転送電極Φ<sub>11</sub>はオフ、転送電極Φ<sub>12</sub>がオン状態になるように、Φ<sub>11</sub>、Φ<sub>12</sub>が、反転制御パルス40によって制御されている。

【0043】これにより、時刻t<sub>1</sub>では、奇数列の信号電荷が転送電極Φ<sub>11</sub>下から転送電極Φ<sub>12</sub>下に転送され、転送電極Φ<sub>12</sub>下に留まっている偶数列の信号電荷と混合されることになる。最後に、混合された信号電荷は、時刻t<sub>1</sub>において転送電極Φ<sub>12</sub>がオフされるため、隣の転送電極Φ<sub>11</sub>下に転送される。その後、通常加算モードと同様に、Φ<sub>11</sub>とΦ<sub>12</sub>が交互にオン、オフされ、信号電荷は出力アンプ20側に転送されていく。

【0044】実施例の3板式カラーカメラでは、これら2つの加算モードを併用して各CCDを駆動することによって、1つのCCDの加算画素の位置関係が、他の2つの加算画素の位置関係に対して、1画素周期シフトするようにする。

【0045】図4に、“Gch”が1画素周期シフトするように設定した場合の、“Gch”のCCDの加算画素の位置関係に対する、“Rch”、“Bch”のCCDの加算画素の位置関係を模式的に示す。なお、この図に示した例は、フィールド蓄積モードで使用する場合に関するものであり、図中、“1H(1F)”と符号を付した信号電荷が第1フィールドで1番目に読み出されるラインの電荷であり、“2H(1F)”と符号を付した信号電荷が第1フィールドで2番目に読み出されるラインの電荷である。同様に、“1H(2F)”、“2H(2F)”と符号を付した信号電荷は、それぞれ、第2フィールドで1番目、2番目に読み出されるラインの電荷である。また、電荷の周囲に付した矢印は、最終的にCCDから読み出される電荷がどの光電変換素子の出力を混合したものであるかを示したものであるが、既に説明したように、実際の水平方向の信号電荷の加算は、水平シフトレジスタ上で行われる。

【0046】このように、この図に示したケースでは、加算画素の位置関係は、フィールド毎、ライン毎には変化しない。なお、フレーム蓄積モードで使用する場合には、加算画素の位置関係は、図5に示したものとなる。

【0047】以下、図6を用いて、“Gch”を通常加算モードで、“Rch”および“Bch”を加算画素シフトモードで動作させた場合を例に、実施例の3板式カラーカメラのサンプリング過程を説明する。

【0048】加算画素シフトモードの“Rch”のCCDでは、垂直シフトレジスタ17から転送されてきた信号電荷は、第1チャンネルの水平シフトレジスタ18上で水

平方方向に隣接する画素同士が混合され、有効信号電圧は、2倍になって、第1チャンネルの出力アンプ20から出力される。

【0049】一方、第2チャンネルの水平シフトレジスタ19には、信号電荷は転送されないで、出力アンプ21から出力される信号の有効信号電圧はゼロである。従って、標本化回路22、23内の演算によって、それぞれ、(a)、(c)に示したような信号が得られることになる。

【0050】そして、加算画素シフトモードに設定されたときには、既に説明したように、サンプリング回路23、30では第1チャンネルの有効信号電圧のみをサンプリングするために、第1チャンネルのサンプリングパルス(b)のみがオンにされ、第2チャンネルのサンプリングパルス(d)はオフにされる。これにより、2チャンネルの信号の混合後の信号は、第1チャンネルの有効信号電圧のみが抜き出されたものとなり、(e)に示してあるように、画素周期が2倍、かつ、信号電圧が2倍の信号となる。“Bch”の信号についても、同様のサンプリング過程を経て、(g)に示したような信号が得られる。

【0051】また、通常加算モードの“Gch”のCCDにおいても、垂直シフトレジスタ17から転送されてきた信号電荷は、水平方向に隣接する画素の信号電荷同士で、第1のチャンネルの水平シフトレジスタ18上を転送される過程で混合されるが、最初にオフされる転送電極がΦ<sub>12</sub>からΦ<sub>11</sub>に変わる。

【0052】つまり、混合される過程で転送電極Φ<sub>11</sub>、Φ<sub>12</sub>に印可される駆動パルスの極性を反転させることによって、混合される画素の組み合わせが通常加算モードの場合に対し、1画素周期シフトされる。そして、水平シフトレジスタ18上を転送されるが、転送パルスの位相は、通常加算モード時に対して、180°ずれた関係になっている。従って、“Gch”のサンプリング後の波形は、(f)に示したように、“Rch”および“Bch”の信号波形に対し、180°ずれた位相関係となる。

【0053】そして、各色成分のサンプリング後の信号は、バッファ回路24を介して、利得制御アンプ25に入力される。この利得制御アンプ25では、ある規定の光源下で無彩色(白)を撮像したときに、3つの色成分のレベルが等しくなるようにホワイトバランスがとられる。輝度マトリックス回路27は、このような動作によって得られた各色成分の信号を交互にサンプリングして、(h)に示したような色信号方式によって決まる輝度信号における各色信号の成分比を掛け合わせた輝度信号成分を得る。

【0054】ちなみに、ハイビジョン方式では、輝度信号Yは、 $Y = 0.212R + 0.701G + 0.087B$ と表されるため、図6(h)に示した信号波形における各信号レベルの比は、およそ、R:B:G=2:7:1となる。

【0055】以上説明したように、実施例の3板式カラ



一カメラでは、各色成分の信号レベルが2倍になるのに加えて、輝度信号成分において、加算画素モードで生ずる水平解像度の劣化が抑制されることになる。したがって、この3板CCDカラーカメラでは、低照度時においても、解像度、S/Nが共に良好な、高品質な画像が得られることになる。

【0056】なお、図4および図5には、“Gch”と他のチャンネルでの画素の位置関係が互いにシフトするようにした場合の例を示したが、これらの関係は、フィールド間、ライン間で変化せず、一定である。しかし、“Gch”の加算画素の位置関係に対して、“Rch”、“Bch”のCCDの加算画素の位置関係をシフトさせる場合でも、図7および図8に模式的に示したように、さらにそれらの位置関係がフィールド周期で入れ替わるように設定することもできる。なお、図7は、フィールド蓄積モードの場合の位置関係を示した図であり、図8は、フレーム蓄積モードの場合の位置関係を示した図である。

【0057】また、図9および図10に示したように、“Gch”の加算画素の位置関係に対して、“Rch”、“Bch”のCCDの加算画素の位置関係をシフトさせる場合において、それらの位置関係がライン周期で入れ替わるように設定することもできる。なお、図9は、フィールド蓄積モードの場合の位置関係を示した図であり、図10は、フレーム蓄積モードの場合の位置関係を示した図である。

【0058】また、実施例では、“Gch”を基準にして、“Rch”、“Bch”をシフトさせる場合を説明したが、“Rch”あるいは“Bch”を基準としても良いことは当然である。

【0059】

【発明の効果】以上説明したように、本発明によれば、輝度信号成分を、互いにサンプリング点がシフトした色成分の信号を用いて生成しているので、輝度信号成分が広帯域化され、その結果として、水平画素加算モードによって高感度化を行った際に問題となる水平解像度の劣化が抑制できることになる。

【図面の簡単な説明】

【図1】本発明の一実施例による3板式カラーカメラの概略構成を示すブロック図である。

【図2】通常加算モード時において、水平シフトレジスタ上で隣接する2画素の信号電荷が混合される過程を模式的に示した説明図である。

【図3】加算画素シフトモード時において、水平シフトレジスタ上で隣接する2画素の信号電荷が混合される過程を模式的に示した説明図である。

【図4】フィールド蓄積モードにおける、Gchの加算画素と、RchおよびBchの加算画素の位置関係を示した説明図である。

【図5】フレーム蓄積モードにおける、Gchの加算画素

と、RchおよびBchの加算画素の位置関係を示した説明図である。

【図6】Gchを通常加算モードで、RchおよびBchを加算画素シフトモードとした場合の各信号の時間変化を示したタイミングチャートである。

【図7】フィールド蓄積モードにおける、加算画素の位置関係がフィールド周期で入れ替わる場合のGchの加算画素と、RchおよびBchの加算画素の位置関係を示した説明図である。

【図8】フレーム蓄積モードにおける、加算画素の位置関係がフィールド周期で入れ替わる場合のGchの加算画素と、RchおよびBchの加算画素の位置関係を示した説明図である。

【図9】フィールド蓄積モードにおける、加算画素の位置関係がライン周期で入れ替わる場合のGchの加算画素と、RchおよびBchの加算画素の位置関係を示した説明図である。

【図10】フレーム蓄積モードにおける、加算画素の位置関係がライン周期で入れ替わる場合のGchの加算画素と、RchおよびBchの加算画素の位置関係を示した説明図である。

【図11】従来の3板式カラーカメラの概略構成を示すブロック図である。

【図12】従来の3板式カラーカメラにおいて、通常モード時に水平シフトレジスタ上に信号電荷が振り分けられる過程を模式的に示した説明図である。

【図13】従来の3板式カラーカメラにおいて、加算モード時に水平シフトレジスタ上で隣接する2画素の信号電荷が混合される過程を模式的に示した説明図である。

【図14】従来の3板式カラーカメラにおける通常動作モード時のサンプリング過程を説明するためのタイミングチャートである。

【図15】従来の3板式カラーカメラにおける加算モード時のサンプリング過程を説明するためのタイミングチャートである。

【符号の説明】

11 レンズ

12 プリズム

13、14、15 電荷結合素子(CCD)

16 光電変換素子(フォトダイオード)

17 垂直シフトレジスタ

18、19 水平シフトレジスタ

20、21 出力アンプ

22、29 標本化回路

23、30 サンプリング回路

25 バッファ回路

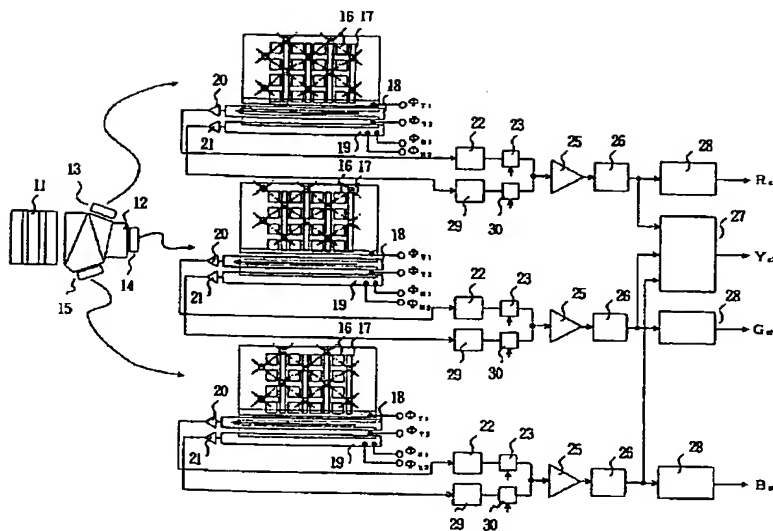
26 利得制御回路

27 輝度マトリックス回路

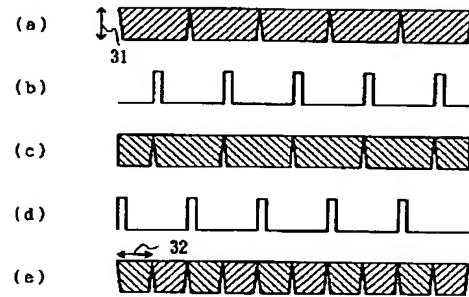
28 バッファアンプ



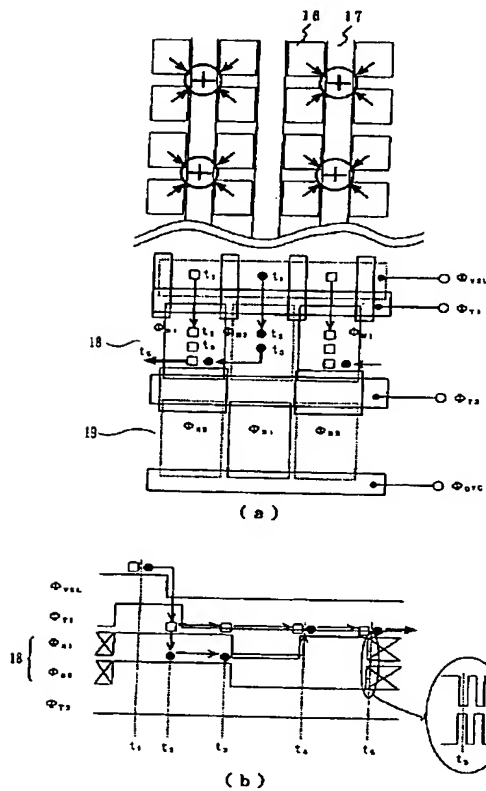
【図1】



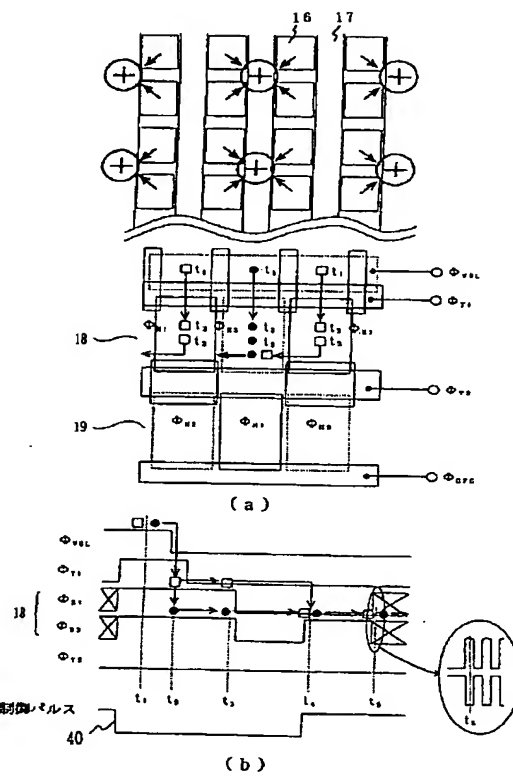
【図14】



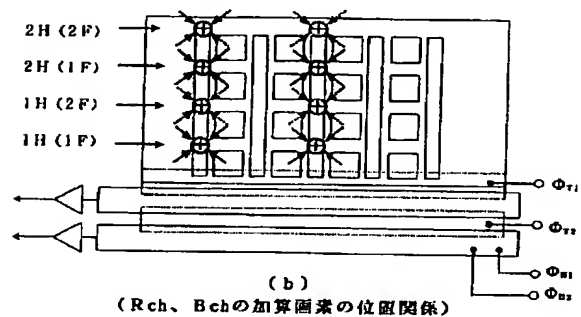
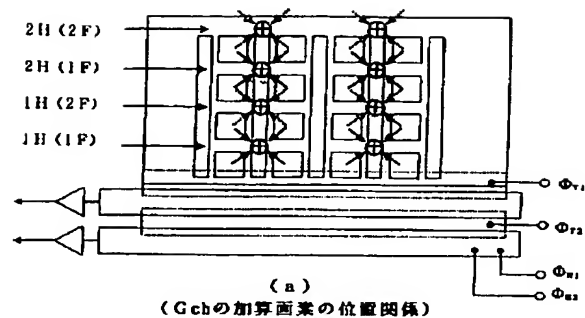
【図2】



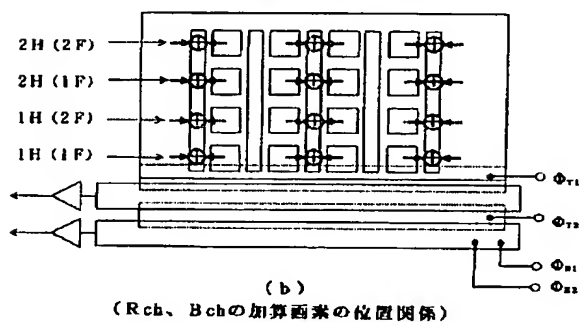
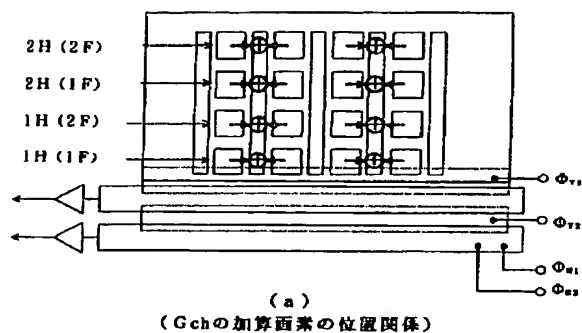
【図3】



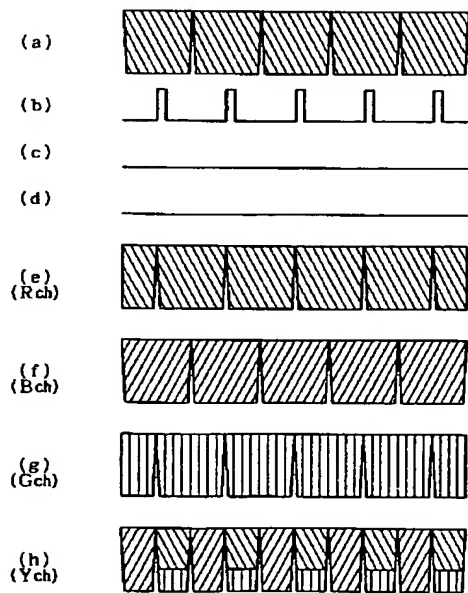
【図4】



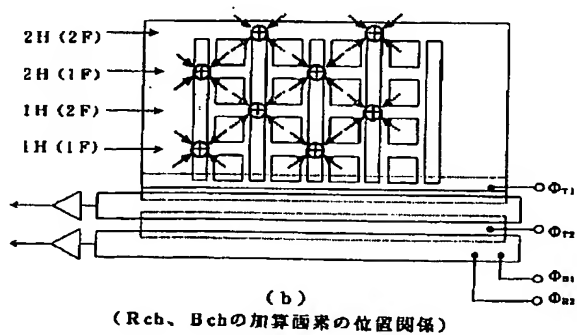
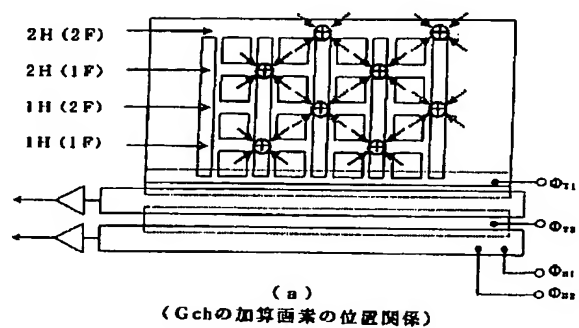
【図5】



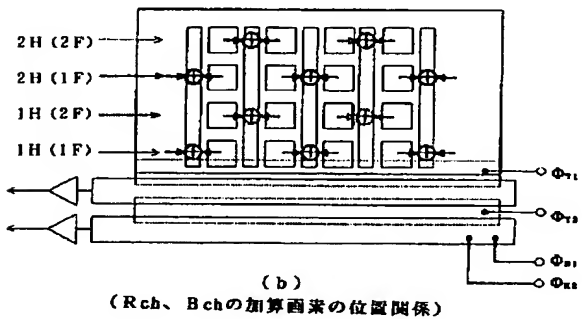
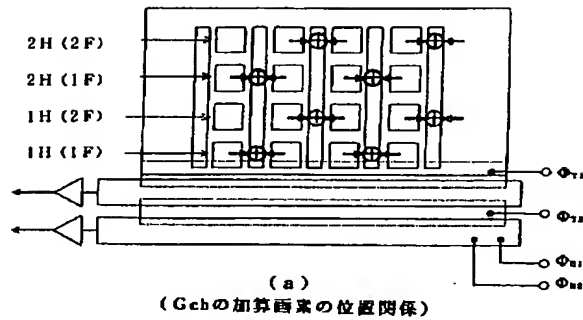
【図6】



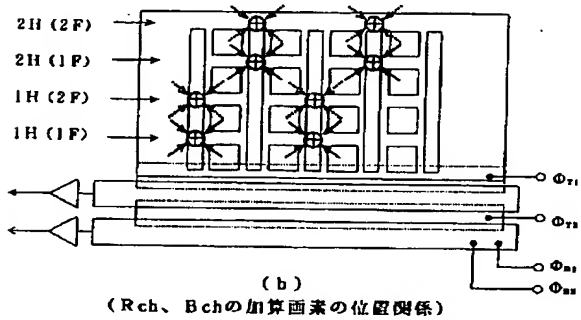
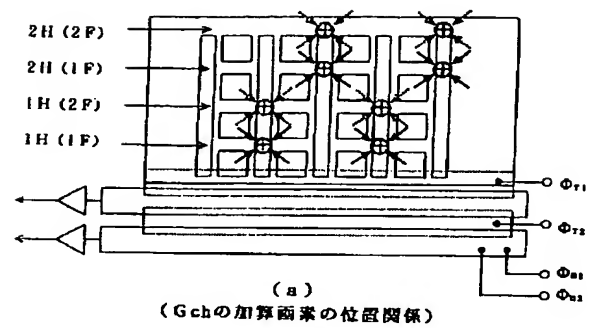
【図7】



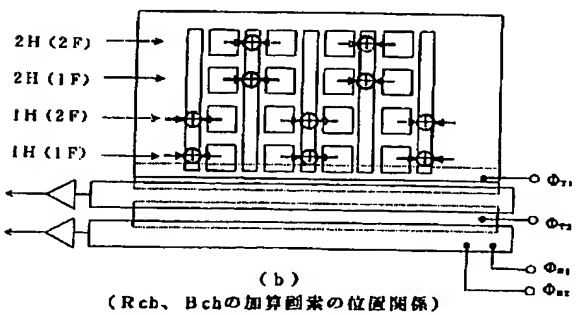
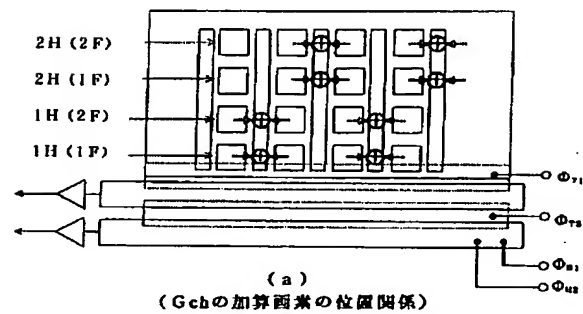
【図8】



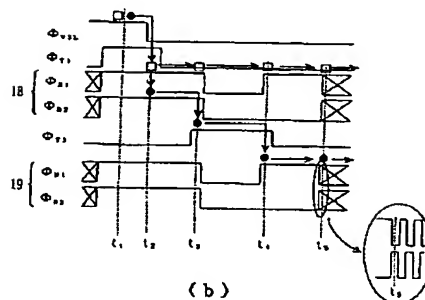
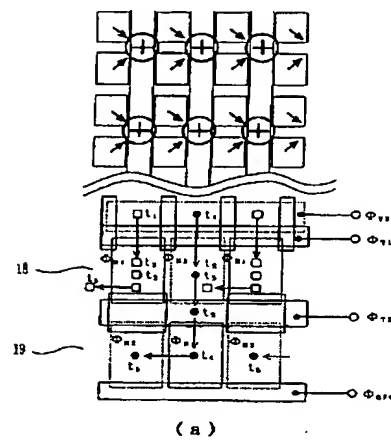
【図9】



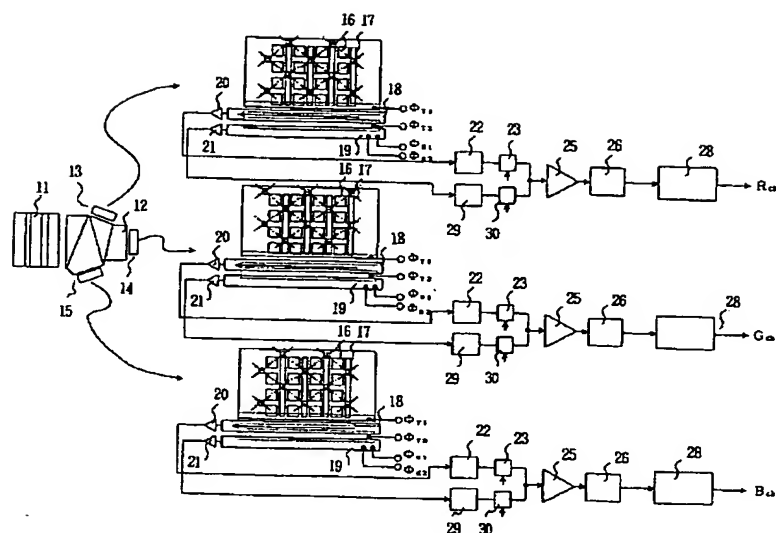
【図10】



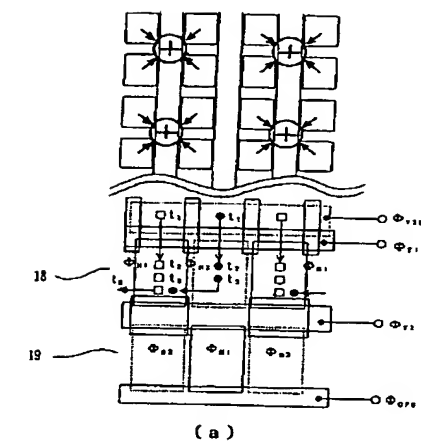
【図12】



【図11】



【図13】



【図15】

